

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-223948

(43)Date of publication of application : 17.08.2001

(51)Int.CI.

H04N 5/335
H01L 27/146

(21)Application number : 2000-038196

(71)Applicant : MINOLTA CO LTD

(22)Date of filing : 10.02.2000

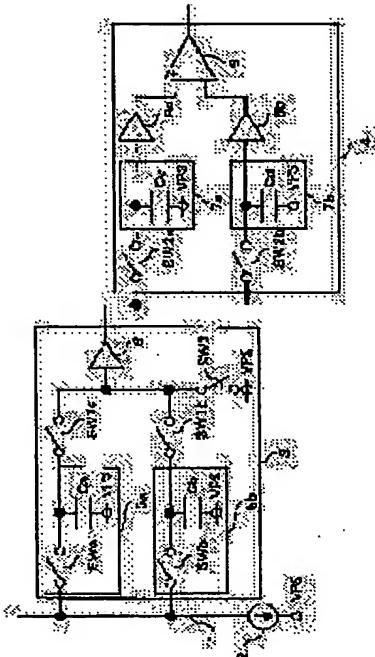
(72)Inventor : KAKUMOTO KENICHI
HAGIWARA YOSHIO

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a solid-state image pickup device that uses a correction circuit to receive a video signal and a noise signal outputted by each column via the same signal line so as to correct dispersion in the sensitivity of each pixel.

SOLUTION: First a switch SWa is closed to allow a capacitor Ca to sample and hold a video signal, and the switch SWa is open. Then a switch SWb is closed to allow a capacitor Cb to sample and hold a noise signal and the switch SWb is open. Furthermore, switches SW1a, SW2a are simultaneously closed to transfer the video signal in the capacitor Ca to a capacitor Cc via a buffer 6 and the switches SW1a, SW2a are open. Then a switch SW3 is closed to once reset an input side of the buffer 6. By simultaneously closing switches SW1b, and SW2b, the noise signal in the capacitor Cb can be sent to a capacitor Cd via the buffer 6 and thereafter, the switches SW1b and SW2b are made open. Then the switch SW3 is again closed to reset the input side of the buffer 6.



BEST AVAILABLE COPY

繊維素を充した固体強化樹脂（以下、「エリニアセンサ」とする）は、その出力信号線を介して、振動分析を行った際の周波数信号と、各画素の感度のバラツキに起因するノイズ信号とを、それぞれ各自画素毎に出力することにも、映像信号からノイズ信号を差し引くことによって、各画素の感度のバラツキを補正することができる。このようないオトロードなどの感光元素を有する画素G1～Gmと、画素G11～Gmの各列毎にその出力側に接続された信号線1～1～1～mと、信号線1～1～1～mのそれそれに接続された電源線2～1～2～mとを有する。即ち、画素Gab（a：1～8～mの自然数、b：1～mbnの自然数）からの出力が、それぞれ、信号線1～aを介して出力されるとともに、この信号線1～aに接続された定電流源2～bによって増幅される。

[0031] 図8に示すエリニアセンサは、フォトダイオード

される。又、スイッチS2-1～S2-3mを介して、恒流源D1-1～1-mからのノイズ信号が、それぞれ、キャバシタC2-1～C2-3mに与えられる。キャバシタC1-1～C1-3mに与えられてサブルードされた電動吸溜信号は、それぞれ、ハッファ2-0-1～2-0-mを介して、差動増幅器2-2の非反応入力端子に与えられる。又、キャバシタC2-1～C2-3mに与えられてサブルードされたノイズ信号は、それぞれ、ハッファ2-1-1～2-1-mを介して、差動増幅器2-2の反応入力端子に与えられる。

[0005] 更に、ハッファ2-0-1～2-0-m及びハッファ2-1-1～2-1-mは、図9のように、MOSトランジスタC (図8のキャバシタC1-1～C1-3mに相当する)とキャバシタC (図8のキャバシタC2-1-1～C2-3mに相当する)との接続ノードにゲートが接続されたNチャネルのMOSトランジスタQ1と、MOSトランジスタQ1のソースにドラインが接続されたNチャネルのMOSトランジスタQ2と、MOSトランジスタQ2のソースにドラインが接続されたNチャネルのMO

[0006] 又、MOSトランジスタQ1のドレインに、MOSトランジスタQ2が印加される。更に、MOSトランジスタQ2のゲートにバルス信号φPが与えられて、MOSトランジスタQ2がスイッチとして動作することも可能となる。

個手が出力されると、図10のように、スイッチS1-1～S1-mがONとされて、キャラクタC1-1～C1-mに取出された映像信号がサンプルホールドされる。このとき、スイッチS2-1～S2-m及びバッファ20-1～20-m、21-1～21-m内のMOSトランジスタQ2は、OFFである。このように、個手がキャラクタC1-1～C1-mにサンプルホールドされると、スイッチS1-1～S1-mをOFFに

[0009] 次に、回路G1～Gnよりノイズ信号がかかると、スイッチS2～1～S2～mがONとされて、キャバシタC2～1～C2～mに取出された波形がサンプルホールドされる。このとき、スイッチS1～1～m及びアフターダイオードD1～1～m、2～1～2～m内のMOSトランジスタQ2は、OFFである。このように、映像信号がキャバシタC2～1～C2～mにホールドされるとき、スイッチS2～1～S2～mがOFFにする。

[0010] そして、キャバシタC1-1-C1-m
～C2-mにブルクGmからの映像信号が、キャバシタC2-
～C2-mにブルクGmからの映像信号が、キャバシタC2-
～C2-mにブルクGmから読取られる。バックア20-1、
それをサンプルホールドされると、バックア20-1、
～1-1内のMOSトランジスタQ2のゲートにブルクS
号がPが与えられて、MOSトランジスタQ2をONす
る。よって、差動増幅器2-2の非反応入力端子及び
軸入力端子のそれぞれに、画素G1から映像信号及
びノイズ信号が与えられ、その出力が映像信号からノ
イズ信号が減算される。

画面G1kの底辺のバラツキによるノイズ成分が補正され
て出力される。そして、次に、ハフマ20-2、2-2内のMOSトランジスタQ2のゲートにパルス信号φが与えられ、MOSトランジスタQ2をONにし、受光増幅器2より画面G2Lの底辺のバラツキに
るノイズ成分が補正されて出力される。

[0011] 同様に、ハッフルア20～3～20～m、21～3～21～m内のMOSトランジスタQ2のゲートに、パルス信号p2が依次与えられることによって、感度のバラツキ補正が施された画像G3～Gmからの中継信号が、逐動増幅器22より出力される。このように、画像G1～Gmの中継信号が補正されて感度差増幅器22より出力されると、次に画像G1(k+1)～Gm(k+1)の中継信号が、同様に、感度差増幅器22より出力される。

[0012] [説明が解決しようとする課題] しかししながら、図8のように、各画像から与えられる映像信号及びノイズ信号を逐動増幅器に送り出すするハッフルア20とハッフルア21とのバッファA22～A25を有する。よって、映像信号を与えるハッフルア20とノイズ信号を与えるハッフルア21は、各画像の特性に応じて、前記画像から出力される信号を複数した信号とする。

10 ともに、前記複数の選択回路にサンプルホールドされる。このように、前記複数の選択回路に1行分の画像の映像信号及びノイズ信号がサンプルホールドされると、前記複数の選択回路が、順次に映像信号及びノイズ信号を前記補正回路に送出して、前記補正回路に1回線分の映像信号をそのノイズ信号に基づいて補正処理させる。

このとき、各選択回路により、映像信号及びノイズ信号が、毎回、専用回路を介して前記補正回路に送出される。このように1画面の映像信号とノイズ信号が補正回路に送出されると、映像信号をノイズ信号に基づいて補正して出力する。

[0016] 又、このような固体撮像装置において、電気現象に正確するように、各列に含まれる複数の画像に接続される定電流源を各列部列に設けることによつて、前記画像から出力される信号を複数した信号とする

[0017] 録音実験3に記載する固有状態像図は、請求項1又は請求項2に記載の固体像装置において、前記選択回路が、前記画素より出力される前記状態像信号をサブホールドする前記ホールド回路と、前記状態像信号をサブホールドする前記ノイズ信号をサンプルホールドする前記ホールド回路と、を有し、各列毎に前記画素から送出された前記状態像信号及び前記ノイズ信号を、それぞれ前記各選択回路の前記ホールド回路と前記ホールド回路で同一のサンプルホールドした後、前記各選択回路で同一のノイズ信号を削除して、選択されたノイズ信号を用いて、音量増幅器より出力する。このうち各選択回路は、各パッファで増幅されたノイズ信号を前記ノイズ信号として用いて、音量増幅器より出力する。そのため、増幅度の異なるパッファから送出されるノイズ信号で映像信号を補正したとき、その補正の段階にパラッキが生じる。よって、音量増幅器より出力されたノイズ信号を削除して、選択されたノイズ信号を用いて、音量増幅器より出力する。このうち各選択回路は、各パッファで増幅されたノイズ信号を前記ノイズ信号として用いて、音量増幅器より出力する。このため、各パッファで増幅されたノイズ信号を前記ノイズ信号として用いて、音量増幅器より出力する。このうち各選択回路は、各パッファで増幅されたノイズ信号を前記ノイズ信号として用いて、音量増幅器より出力する。

補正度合いのパラッキが定因として、統一しどうとなって現れる。

[0013]このような問題を鑑みて、本発明は、各列毎に取出される映像信号ヒノイズ信号を、同一の信号線で前記回路に送出して、各画素の階調のパラッキ補正を行つて、前記回路で各画素毎に補正を行うことによつて、前記補正回路で各画素毎に補正を行うことを特徴とする。

[0014]このような固体像録像装置によると、まず、前記映像より出力される映像信号が、前記選択回路の前記第1ホールド回路でサンプルホールドされる。次に、前記第2ホールド回路でサンプルホールドされる。そして、前記選択回路が、サンプルホールドした映像信号と前記選択回路によるイズ信号が、前記選択回路の前記第1ホールド回路でサンプルホールドされる。

[0015]上記目的を達成するため、請求項1に記載の固体像録像装置は、入射光光量に応じて、前記選択回路が、サンプルホールドした映像信号と

ノイズ信号を発生することなく、前記歪回路によって歪された信号を前記歪回路に送り、前記歪回路が前記歪回路によって歪された信号を前記歪回路から送出する。このとき、前記歪回路は歪度を前記歪回路の歪度によって歪され、前記歪回路によって歪された信号は歪度によって歪される。

[0119] 評議項4に記載の固体歪接続部は、歪信号を前記歪回路に送り、前記歪回路が前記歪回路によって歪された信号を前記歪回路から送出する。このとき、前記歪回路は歪度を前記歪回路の歪度によって歪され、前記歪回路によって歪された信号は歪度によって歪される。

とする。
〔0015〕このような固体撮像装置において、まず、1行に並んだ各列の画素より映像信号が前記複数の選択回路に送出されるとともに、前記複数の選択回路にサンプリホールドされる。次に、前記1行に並んだ各列の画素よりノイズ信号が前記複数の選択回路に送出されるとされる前記映像信号をサンプリホールドする第3ホールド回路と、前記選択回路に駆けられた前記第2ホールド回路より送出される前記ノイズ信号をサンプリホールドする第4ホールド回路と、前記第3ホールド回路より送出される映像信号から、前記第4ホールド回路より送出されるノイズ信号を差し引くことによって、前記映像信号

RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0037] <画素の構成の第2例>図1のエリーゼン内に設けられる画素G11～G16の構成の別の例を、以下に図3を参照して説明する。図3の画素において、カソードに直流通電圧VPSが印加されたフォトダイオードPのアノードにMOSトランジスタT4のドラインが接続されることも、MOSトランジスタT4のソースにMOSトランジスタT5のゲート及びドラインとMOSトランジスタT1のゲートが接続される。又、MOSトランジスタT1のソースには、MOSトランジスタT2のドラインが接続され、MOSトランジスタT2のドレンは、そのバックゲートが接続されたNチャネルのMOSトランジスタである。

[0038] MOSトランジスタT5のソースには信号φVPSが入力される。又、MOSトランジスタT5のゲートにはVが入力される。又、MOSトランジスタT5のゲートにV1(図1の信号線1～1～m)に相当する信号Sが入力され、MOSトランジスタT2のゲートのVがV1に相当する。このように構成された画素において、MOSトランジスタT2及び信号線1を介して、一端に直流通電圧VPSが印加された電源2(図1の定電流源2～1～mに相当する)が、MOSトランジスタT2のソースに接続される。よって、MOSトランジスタT2がONのとき、MOSトランジスタT1はソースフォロワのMOSトランジスタとして動作し、定電流源2によって増幅された信号を信号線1に输出する。

[0039] このような構成の画素による撮像動作及び電荷パラッキ検出動作について、以下に説明する。尚、信号φVPSは2倍の電圧信号で、MOSトランジスタT5をサプレッショルド電圧で動作させるための電圧をハイレベルとし、この電圧よりも低くMOSトランジスタT5にハイレベルの信号φVPSをえた時よりも大きい電流が流れうるようにする電圧をローレベルとする。

[0040] (1) 摄像動作(映像信号出力時)
まず、図3のような画素が撮像を行うときの動作を説明する。尚、信号φVPSは撮像動作の風、常にハイレベルで、MOSトランジスタT5がサブレッショルド電圧で動作するように、MOSトランジスタT5のソースに与えられた信号φVPSをハイレベルとする。このとき、フォトダイオードPDに光が入射されると、光电流が発生し、MOSトランジスタT5、T1のゲートとして動作する。その後、信号φVをローレベルにしてMOSトランジスタT2をOFFにした後、信号φVをハイレベルにしてMOSトランジスタT4を導通させて撮像動作が行える。

状態にする。

[0041] <選択回路及び補正回路の構成及び動作>
図5は、図1のエリーゼン内に設けられた選択回路及び補正回路の内部構成が示す回路ブロック図である。図6は、本発明のエリーゼン内の各部の動作を示すタイミングチャートである。

[0042] (2) 成像パラッキ検出動作(ノイズ信号出力時)
次に、画素の成像パラッキを検出するときの動作について、図4のタイミングチャートを参照して説明する。まず、パルス信号φVが与えられて映像信号が出力された後、信号SをローレベルにしてMOSトランジスタT4をOFFにして、リセット動作が始まる。このとき、MOSトランジスタT5の動作により合の電荷が流れ込み、MOSトランジスタT5のゲート及びドライン、そしてMOSトランジスタT1のゲートに電荷が組合され、ある電圧まで、MOSトランジスタT5のゲート及びドラインのボテンシャルが下がる。

[0043] しかし、MOSトランジスタT5のゲート及びドラインのボテンシャルがある値まで下がると、そのリセット速度が遅くなる。特に、明るい被写体が急に暗くなつた場合にこの傾向が顕著となる。よつて、次に、MOSトランジスタT5のソースに与えられた信号φVPSをローレベルにする。このように、MOSトランジスタT5のソース電圧を低くすることで、MOSトランジスタT5のソース側から漏らす負の電荷が増加し、MOSトランジスタT5のゲート及びドライン、そしてMOSトランジスタT1のゲートに蓄積された正の電荷が速やかに再結合される。

[0044] よつて、MOSトランジスタT5のゲート及びドラインのボテンシャルが、更に低くなる。そして、MOSトランジスタT5のボテンシャルが信号φVをMOSトランジスタT2ハイレベルにすることによって、MOSトランジスタT5の状態を基の状態に戻す。このように、MOSトランジスタT5の特性のパラッキに起因する各画素の感度のバラツキを表す出力電流が信号線1に出力される。

[0045] このとき、MOSトランジスタT1がシリ

SトランジスタT2をONにして、この操作時の出力が、各画素G11～G16のノイズ信号として、信号線1～1～mを介して選択回路3～1～mに与えられる。このとき、スイッチSWbをONにすることによって、選択回路3～1～mそれそれに設けられたホールド回路5bのキャバシタCbに、画素G11～G16のノイズ信号がそれをサンプルホールドされる。その後、スイッチSWbはOFFとされる。

[0046] 図5に示す選択回路3(図1の選択回路3～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドするホールド回路5aと、信号線1から与えられるノイズ信号をサンプルホールドするホールド回路5bと、ホールド回路5a、5bそれぞれの出力側に一方の端点が接続されたスイッチSW1a、SW1bと、スイッチSW1aの他方の接点に一方の端点が接続されたスイッチSW3aから、スイッチSW1a、SW1bの他方の接点に一方の端点が接続されたホールド回路5aにサンプルホールドされた画素G11の映像信号がサンプルホールドされると、また、選択回路3～1のスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1のホールド回路5aにサンプルホールドされた画素G11の映像信号がホールド回路5aにサンプルホールドされた信号Sから、スイッチSW1a、SW1b、SW3aが接続されたスイッチSW3bと、スイッチSW1a、SW1b、SW3bが接続された接続ノードに入力側が接続されたバッファ6とを有する。スイッチSW3の他の方の接点には、直流通電圧VPSが印加される。

[0047] 又、図5に示す選択回路3(図1の選択回路3～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドするホールド回路5aと、信号線1から与えられるノイズ信号が、それぞれ、選択回路3～1～m内のホールド回路5a、5bにサンプルホールドされると、また、選択回路3～1のスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1のホールド回路5aにサンプルホールドされた画素G11の映像信号がサンプルホールドされると、また、接続されたキャバシタCbから、スイッチSW1a、バッファ6及びスイッチSW2aを介して、ホールド回路7a内のキャバシタCcに与えられる。このようにして、ホールド回路7aに画素G11の映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0048] 又、図5に示す補正回路4は、バッファ6の出力側に一方の端点が接続されたスイッチSW2a、SW2bと、スイッチSW2aの他方の接点に接続されたスイッチSW3の他の方の接点には、直流通電圧VPSが印加される。

[0049] 又、図5に示す補正回路4は、バッファ6の出力側に一方の端点が接続されたスイッチSW2a、SW2bと、バッファ6を介して差動増幅器9の非反転入力端子に接続される。このように、バッファ6の入力側がセッティングされる。このようにバッファ6の端子に接続されるホールド回路7bと、ホールド回路7a、7bそれぞれの出力側に入力側が接続されるバッファ8a、8bと、バッファ8aの出力側が正回路VPSが印加されるとともにバッファ8bの出力側が反転電圧VPSが印加される。このように、バッファ6の入力側がセッティングされる。

[0050] そして、信号線1に一方の端点が接続されたスイッチSWa、SWbw、スイッチSWc、それぞれぞれの他の方の接点に一端が接続されるとともに他端に直流通電圧VPSが印加される。又、サンプルホールド回路5bが印加されたキャバシタCb、Cbとから構成され、スイッチSW2a、SW2bそれぞれの他の方の接点に一端が接続されるとともにバッファ8bを介して差動増幅器9の自然電流のMOSトランジスタT2(Cc、Cd)で構成される。

[0051] このような構成の選択回路3及び補正回路4を有するエリーゼンの動作について、図6のタイミングチャートを参照して説明する。まず、画素G11～G16の電圧がONにして、スイッチSW1a及びスイッチSW2aがONされる。その後、スイッチSW1bと共に正回路4のスイッチSW2bがONされる。このようにして、ホールド回路5bのキャバシタCbから、スイッチSW1b、バッファ6及びスイッチSW2bを介して、ホールド回路7b内のキャバシタCcに与えられる。このようにして、ホールド回路7bに画素G11のノイズ信号がサンプルホールドされるとともに、バッファ8bを介して差動増幅器9の反転入力端子に与えられる。その後、スイッチSW1b、SW2bは、OFFとされる。

[0052] そして、ホールド回路7b内に画素G11のノイズ信号がサンプルホールドされると、再び、スイッチSW1a及びスイッチSW2aがONされることで、スイッチSW1a、スイッチSW1b、バッファ6及びスイッチSW2bがONされる。このようにして、選択回路3～1のホールド回路5aにサンプルホールドされた画素G11の映像信号がサンプルホールドされるとともに、バッファ8aを介して差動増幅器9の入力端子に与えられる電圧、即ちバッファ6の入力端子に与えられる電圧が電圧VPSが印加される。このように、バッファ6の入力端子に与えられる電圧が、差動増幅器9より出力される。

[0053] そして、ホールド回路7aに画素G11の映像信号がサンプルホールドされると、スイッチSW3がONされることで、スイッチSW1a及びスイッチSW1bの接続ノードに現れる電圧、即ちバッファ6の入力端子に与えられる電圧が、差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0054] このように、画素G11の映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる電圧が、差動増幅器9の反転入力端子に与えられる。

MOSトランジスタT3をOFFにして信号線1に出力電流として出力する。このとき、MOSトランジスタT1がソース～フォト型のMOSトランジスタとして動作するため、信号線1には映像信号が電圧信号として、信号線2には電荷信号が電圧信号として現れる。その後、信号φVをローレベルにしてMOSトランジスタT1、T2を介して出力される映像信号は、MOSトランジスタT1、T2のゲート電圧に比例した値となるため、フォトダイオードPDへの入射光量が自然対数的に変換された信号となる。

[0055] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16のパラッキを検出する。そして、MOSトランジスタT2をONにして、この操作時の出力が、各画素G11～G16のノイズ信号として、信号線1～1～mに与えられる。このとき、スイッチSWbをONにすることによって、選択回路3～1～mそれそれに設けられたホールド回路5bのキャバシタCbに、画素G11～G16のノイズ信号がそれをサンプルホールドされる。その後、スイッチSWbはOFFとされる。

[0056] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16のパラッキを検出すると、次に、上述したように、各画素G11～G16より

RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0057] <画素の構成の第2例>図1のエリーゼン内に設けられる画素G11～G16の構成の別の例を、以下に図3を参照して説明する。図3の画素において、カソードに直流通電圧VPSが印加されたフォトダイオードPDのアノードにMOSトランジスタT4のドラインが接続されることも、MOSトランジスタT4のソースにMOSトランジスタT5のゲート及びドラインとMOSトランジスタT1のゲートが接続される。又、MOSトランジスタT1のソースには、MOSトランジスタT2のドレンが接続され、MOSトランジスタT2のドレンは、そのバックゲートが接続されたNチャネルのMOSトランジスタである。

[0058] MOSトランジスタT5のソースには信号φVPSが入力される。又、MOSトランジスタT5のゲートにはVが入力される。又、MOSトランジスタT5のゲートにV1(図1の信号線1～1～m)に相当する信号Sが入力され、MOSトランジスタT2のゲートのVがV1に相当する。このように構成された画素において、MOSトランジスタT2及び信号線1を介して、一端に直流通電圧VPSが印加された電源2(図1の定電流源2～1～mに相当する)が、MOSトランジスタT2のソースに接続される。よって、MOSトランジスタT2がONのとき、MOSトランジスタT1はソースフォロワのMOSトランジスタとして動作し、定電流源2によって増幅された信号を信号線1に输出する。

[0059] このような構成の画素による撮像動作及び電荷パラッキ検出動作について、以下に説明する。尚、信号φVPSは2倍の電圧信号で、MOSトランジスタT5をサプレッショルド電圧で動作させるための電圧をハイレベルとし、この電圧よりも低くMOSトランジスタT5にハイレベルの信号φVPSをえた時よりも大きい電流が流れうるようにする電圧をローレベルとする。

[0060] <撮像動作(映像信号出力時)>

まず、図3のような画素が撮像を行うときの動作を説明する。尚、信号φVPSは撮像動作の風、常にハイレベルで、MOSトランジスタT5がサブレッショルド電圧で動作するように、MOSトランジスタT5のソースに与えられた信号φVPSをハイレベルとする。このとき、フォトダイオードPDに光が入射されると、光电流が発生し、MOSトランジスタT5、T1のゲートとして動作する。その後、信号φVをローレベルにしてMOSトランジスタT2をOFFにして、信号φVをハイレベルにしてMOSトランジスタT4を導通させて撮像動作が行える。

[0061] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16より

RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0062] <選択回路及び補正回路の構成及び動作>

図5は、図1のエリーゼン内に設けられた選択回路及び補正回路の内部構成が示す回路ブロック図である。図6は、本発明のエリーゼン内の各部の動作を示すタイミングチャートである。

[0063] <選択回路3～1～mの動作>

図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0064] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0065] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16より

RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0066] <選択回路3～1～mの動作>

図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0067] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0068] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16より

RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0069] <選択回路3～1～mの動作>

[0070] 図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0071] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0072] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16より

RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0073] <選択回路3～1～mの動作>

[0074] 図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0075] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0076] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16より

RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0077] <選択回路3～1～mの動作>

図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0078] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0079] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16より

[0080] RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0081] <選択回路3～1～mの動作>

図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0082] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0083] <選択回路3～1～mの動作>

図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0084] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0085] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16より

[0086] RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0087] <選択回路3～1～mの動作>

図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0088] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0089] <選択回路3～1～mの動作>

図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0090] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0091] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16より

[0092] RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

[0093] <選択回路3～1～mの動作>

図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0094] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0095] <選択回路3～1～mの動作>

図5に示す選択回路3～1～mは、信号線1～1～mに相当する)は、信号線1(図1の信号線1～1～mに相当する)から与えられる映像信号をサンプルホールドされる。

[0096] その後、スイッチSWbがONされると、また、選択回路3～1～mのスイッチSW1aと共に正回路4のスイッチSW2aがONされる。このようにして、選択回路3～1～mのサンプルホールドされた映像信号がサンプルホールドされるとともに、バッファ6を介して差動増幅器9の非反転入力端子に与えられる。その後、スイッチSW1a、SW2aは、OFFとされる。

[0097] このように映像信号が映像信号を行つて、図3に示すように、各画素G11～G16より

[0098] RSをローレベルにしてMOSトランジスタT3をOFFにして、次の動作に備える。

子に与えられると、映像信号からノイズ信号が差し引かれることによって、感度のバラツキ補正された映像信号が補正回路4より出力される。感度のバラツキ補正された映像G1kの映像信号が高出力されると、次に、映像G2kの映像信号及びノイズ信号がサンプルホールドされた遅延回路3と補正回路4が、上述した遅延回路3と補正回路4と同様の動作を行うことによって、補正回路より感度のバラツキ補正された映像G2kの映像信号が高出力される。その後、同時に、遅延回路3～3～3～mと補正回路4が上述した動作を行うことによって、感度のバラツキ補正された映像G3k～Gmkの映像信号が、順次、補正回路4より出力される。

(0057) このように、感度のバラツキ補正された映像G1k～Gmkの映像信号が補正回路4より順次出力されると、次に、映像G1(k+1)～Gm(k+1)の映像信号及びノイズ信号が、それぞれ、遅延回路3～1～3～m内のホールド回路5 a, 5 bにサンプルホールドされる。そして、補正回路4より、感度のバラツキ補正された映像G1(k+1)～Gm(k+1)の映像信号が順次出力される。このようにして、映像G11～Gmmからの映像信号がそれぞれ、映像G11～Gmmからのノイズ信号によって、感度のバラツキ補正が施される。

(0058) 上述したように、各映像が送出する定电流信号が電圧増幅する際に、映像信号を送出する場合もノイズ信号を出力する場合が、同一の定電流源によって増幅される。又、補正回路に映像信号及びノイズ信号が与えられてサンプルホールドされる際、映像信号及びノイズ信号は、それぞれ同一のバッファを介してホールド回路に与えられる。このように、同一の定電流源及び同一のバッファによって与えられた映像信号及びノイズ信号が、差動増幅器で処理されため、各映像が送出する定電流源によるバラツキをなくすことができる。

(0059) 又、遅延回路3は、図7の遅延回路3のよう、図5の遅延回路3に信号線1に入力側が接続されるとともに、その出力側がホールド回路5 a, 5 bの人力側に接続されたミックフア10を設けた構成としても構わない。尚、図7の補正回路4は図5の補正回路4と同じ構成である。このとき、映像内のMOSトランジスタT2(図2又は図3参照)、スイッチSW1a, SW1b, SW2a, SW2b, SW3及び、ホールド回路5 a, 5 b, 7 a, 7 bは、図6のタイミングチャートのように正回路4と同様に、図6のタイミングチャートのように動作する。

(0060) このように、遅延回路において、映像信号及びノイズ信号のそれをサンプルホールドするホールド回路の前段にバッファを設けることによって、信号線に現れる映像信号及びノイズ信号を、そのレベルが安定した明確な信号としてホールド回路に送出することができる。

(0061) 尚、本実用新案において、エリアセンサ内50 Ca～Cd キャバシタ

の各映像の構成を、線形変換動作を行なう映像は図2のよ
うな構成とし、又、対数変換動作を行なう映像は図3のよ
うな構成としたが、線形変換動作又は対数変換動作を行
うことができる映像であればよく、図2又は図3のよ
うな構成の映像に限定されるものではない。

[0062]

【発明の効果】 映像信号及びノイズ信号をそれぞれ、選
択回路から補正回路に送出する際、映像信号を送出する
ための伝送路と、ノイズ信号を送出するための伝送路と
を同一の信号伝送路とするため、各列毎に選択回路の特
性が異なる場合においても、その特性を補正回路で映
像信号とノイズ信号を用いて相殺することができる。よ
って、従来、映像信号を再出したとき、各列毎に発生し
た継ぎ目の固定バーンをなくすことができる。

【図面の簡単な説明】
図11 本発明のエリアセンサの内部構成を示すプロッ
ク図。
図12 画系の構成を示す回路図の1例。
図13 画系の構成を示す回路図の1例。
図14 画系の構成を示す回路図の1例。
図15 1例のエリアセンサ内の選択回路と
補正回路の内部構成を示すブロック回路図。
図16 1例の選択回路及び補正回路内の各素子の動作を示す
タイミングチャート。
図17 1例のエリアセンサ内に設けられた選択回路と
補正回路の内部構成を示すブロック回路図。
図18 1例のエリアセンサ内の選択回路と
補正回路の内部構成を示すブロック回路図。
図19 1例のエリアセンサ内に設けられたバッファの
内部構成を示す回路図。
図20 1例のエリアセンサ内の各素子の動作を示す
タイミングチャート。

【図11】 本発明のエリアセンサの内部構成を示すブロッ
ク図。

【図12】 画系の構成を示す回路図の1例。

【図13】 画系の構成を示す回路図の1例。

【図14】 画系の構成を示す回路図の1例。

【図15】 1例のエリアセンサ内の選択回路と
補正回路の内部構成を示すブロック回路図。

【図16】 1例の選択回路及び補正回路内の各素子の動作を示す
タイミングチャート。

【図17】 1例のエリアセンサ内に設けられた選択回路と
補正回路の内部構成を示すブロック回路図。

【図18】 1例のエリアセンサ内の選択回路と
補正回路の内部構成を示すブロック回路図。

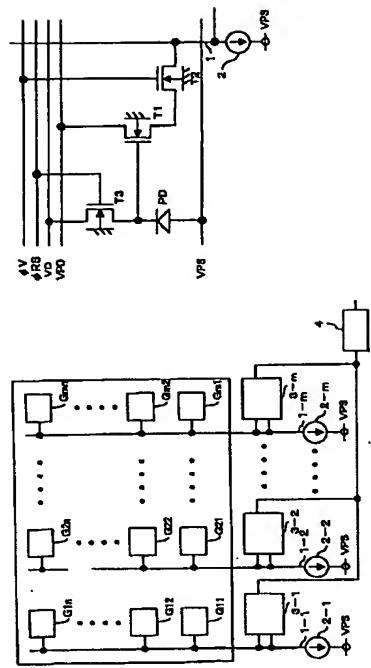
【図19】 1例のエリアセンサ内に設けられたバッファの
内部構成を示す回路図。

【図20】 1例のエリアセンサ内の各素子の動作を示す
タイミングチャート。

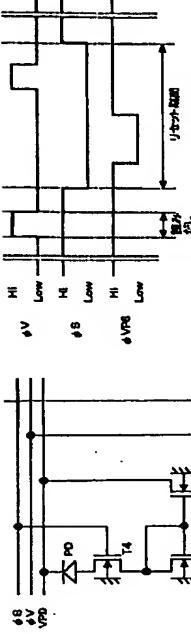
【符号の説明】

G11～Gmm	画系
1～1～1～n	信号線
2～1～2～n	定電流源
3	遅延回路
4	出力回路
5 a, 5 b	ホールド回路
6	バッファ
7 a, 7 b	ホールド回路
8 a, 8 b	バッファ
9	差動増幅器
10	バッファ
SW1a, SW1b	スイッチ
SW2a, SW2b	スイッチ
SW3	スイッチ
SWa, SWb	スイッチ
Ca～Cd	キャバシタ

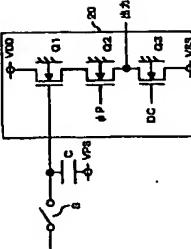
[図1] [図2]



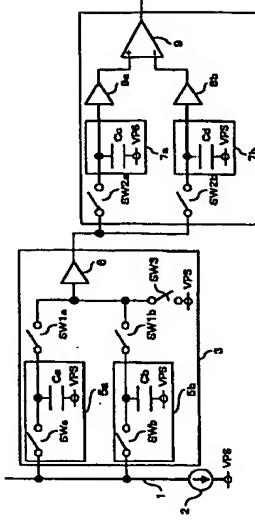
[図3]



[図4]

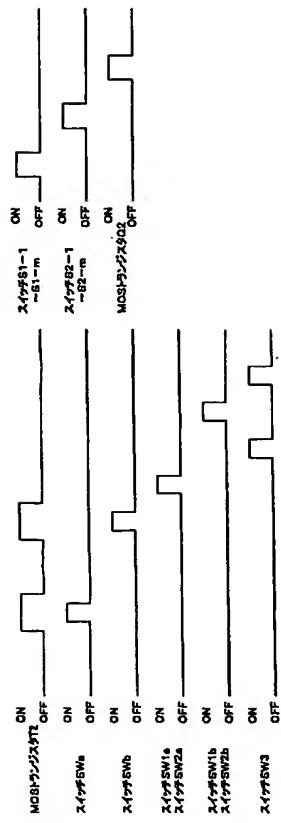


[図5]



尚、本実用新案において、エリアセンサ内50 Ca～Cd キャバシタ

[図6]

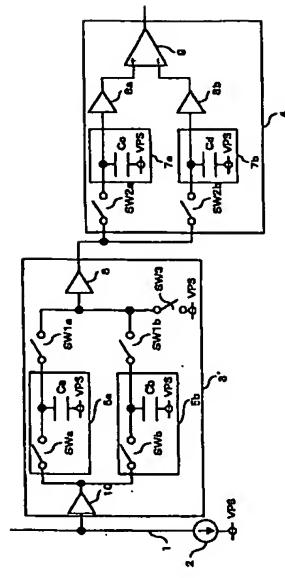


[図10]

Fターム(参考) 4H18 A05 A06 A01 B01 B04 C02
D09 D10 D12 F06
5C024 C04 C27 G02 G31 H13
H29 E50

フロントページの続き

[図7]



[図8]

